

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-126648

(43)Date of publication of application : 15.05.1998

(51)Int.Cl.

H04N 5/202
G02F 1/133
G09G 3/36
H04N 5/66

(21)Application number : 08-299409

(71)Applicant : VICTOR CO OF JAPAN LTD

(22)Date of filing : 23.10.1996

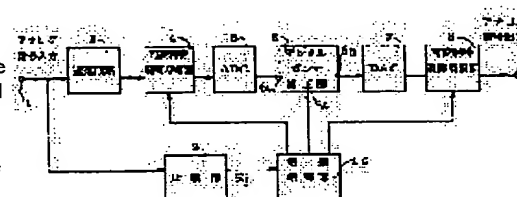
(72)Inventor : NEGISHI ICHIRO

(54) INPUT SIGNAL LEVEL ADAPTIVE GAMMA CORRECTION CIRCUIT FOR LIQUID CRYSTAL DISPLAY DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide the high accuracy gamma correction circuit in which a gradation characteristics of a dark part is improved in an excellent way in the conversion processing with a small bit number.

SOLUTION: An input image signal fed from a delay circuit 3 to a 1st variable gain control amplifier 4 is amplified so that the image signal outputted from the amplifier 4 has a signal level corresponding to an input level of an A/D converter 5, in which the signal is converted into a digital image signal. The output of the A/D converter 5 is given to a digital gamma correction section 6, where gamma correction is applied to the signal based on a specific gamma correction characteristics decided in relation to the amplification factor of the amplifier 4 and the result is converted into an analog signal at a D/A converter 7, and the analog output signal is fed to a 2nd variable gain control amplifier 8. The variable control mode for the amplification factors of the 1st and 2nd variable gain control amplifiers 4, 8 is selected to be complementary to each other. The image signal outputted from the D/A converter 7 is amplified by the amplifier 8 and outputted therefrom so that the output signal from the amplifier 8 is restored to have a relative signal level relation that is equal to that of the image signal before it is amplified by the amplifier 4.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japanese Patent Office

THIS PAGE BLANK (USPTO)

Japanese Publication for Unexamined Patent Application
No. 126648/1998 (Tokukaihei 10-126648)

A. Relevance of the Above-identified Document

This document has relevance to Claims 1, 2, 4-6, 8, 9, 13, 14, 16, 19, 20, 22, 23, 25-27, 29, 30, 33, 34, 36-38, 42, 43, 45-47, 49, 50, 55-57, 60 and 61 of the present application.

B. Translation of the Relevant Passages of the Document

[CLAIM 1] An input signal level adaptive gamma correction circuit for a liquid crystal display device, which modulates a liquid crystal which is sealed between a pair of substrates by applying an electric field corresponding to a voltage of a target picture signal for display with respect to the liquid crystal, comprising: a delay circuit; signal control means; a first variable gain control amplifier; an analog-to-digital converter; a digital γ correction section; a digital-to-analog converter; and a second variable gain control amplifier, wherein: said delay circuit delays the target picture signal for display in the form of an analog signal; said signal control means, in order to supply the picture signal in the form of an analog signal which was delayed by said delay circuit with respect to an analog-to-digital converter via a first

THIS PAGE BLANK (USPTO)

variable gain control amplifier while maintaining a signal level of the picture signal to correspond to a width of the analog-to-digital converter, controls the picture signal in the form of an analog signal so that the picture signal in the form of an analog signal is amplified by said first variable gain control amplifier at a degree of amplification selected from a plurality of predetermined degrees of amplification; said analog-digital converter converts the picture signal in the form of an analog signal outputted from said first variable gain control amplifier into a digital signal; said digital γ correction section performs γ correction of the digital signal outputted from said analog-to-digital converter by specific γ correction characteristics which was specified according to selection information of a degree of amplification for said first variable gain control amplifier; said digital-to-analog converter converts the digital signal outputted from said digital γ correction section into an analog signal; and said second variable gain control amplifier amplifies the picture signal in the form of an analog signal outputted from said digital-to-analog converter so as to output the picture signal restoring its state before amplification by said first variable gain control amplifier, which provides relative signal-

THIS PAGE BLANK (USPTO)

level relationship.

[0025] Further, as to a correction data ROM 15 in a digital gamma correction section 6, a digital picture signal pertaining to signal level regions #1 to #3 of the aforesaid signal level regions is given as an address signal via a variable contact point v and a fixed contact point c of a switching switch 11 in between, thereby allowing a digital picture signal, which is the digital picture signal of the signal level regions #1 to #3 which are subject to γ correction indicated by such input/output characteristics as shown in Fig. 4(b), to be read out from the correction data ROM 15 and outputted to an output terminal 6b via a fixed contact point c and a variable contact point v of a switching switch 12 in between.

[0026] Furthermore, as to a correction data ROM 16 in the digital gamma correction section 6, a digital picture signal pertaining to signal level regions #1 to #4 of the aforesaid signal level regions is given as an address signal via the variable contact point v and fixed contact point c of the switching switch 11 in between, thereby allowing a digital picture signal, which is the digital picture signal of the signal level regions #1 to #4 which are subject to γ correction indicated by such input/output characteristics as shown

THIS PAGE BLANK (USPTO)

in Fig. 4(a), to be read out from the correction data ROM 16 and outputted to the output terminal 6b via the fixed contact point c and variable contact point v of the switching switch 12 in between.

THIS PAGE BLANK (USPTO)

出力特性を有する液晶表示素子を用いて構成された液晶表示装置によって、良好な階調特性を有する階調表示を得る。前記した図3の(a)に示されている階調表示特性に対して逆特性の階調にある図3の(b)に例示してあるような出力特性を有する回路によって、表示の対象にされている階調の階調特性を修正する。従来から、前記のような階調表示を行う回路として、ガンマ補正回路が用いられてきている。そして、従来のアナログ信号形態の階調表示回路を用いた場合、正回路としては、ダイオードの非線形特性を用いたり、負の利得を有する回路を組み合わせて作り出されてきた。折線近似方式によるものが用いられてきており、また、デジタル信号形態の階調表示回路を用いた場合、折線近似方式によるものが用いられてきており、また、利得を有する回路を組み合わせて作り出されてきた。折線近似方式によるものが用いられてきており、また、利得を有する回路を組み合わせて作り出されてきた。

【発明が解決しようとする課題】ところで、アナログ信号形態の階調表示回路を用いた場合、ダイオードの非線形特性の劣化によって補正誤差が発生し、また、負の利得を有する回路を組み合わせて作り出された折線近似方式によるものは、折線特性による補正誤差が生じ、一方、デジタル信号形態の階調表示回路を用いた場合、ビット数の多いデジタル信号への変換と復元とが必要とされるために、ガンマ補正を高精度で行うためにはコスト高になるということが問題になる。

【0005】特に、例えば、1フレームが(1280×1024)画素の面積で構成されているような階調表示、フレーム周波数60Hzで表示されるコンピュータ画面の面積は、そのデータレートが110MHzにも達するが、前記のようなデジタル階調表示をリアルタイムに、かつ、高精度にガンマ補正を行うようにするためには、高速のアナログデジタル変換器や、高速のデジタルアナログ変換器が必要とされ、ところで、一方の基板側に封入されている液晶に、表示の対象にされている階調表示の電圧と対応する電圧を印加して、液晶の電圧表示を行なう液晶表示素子を用いて構成してある液晶表示装置では、表示対象の階調特性がよい状態を示す液晶表示素子を用いていても、画素の数が良好な階調特性を示す階調表示を有するものには、ガンマ補正を行なうに当たっては、ビット数の多いデータで階調表示を行なう必要とされるので、コスト高になることが避けられない。それで、前記のような問題点の解決が求められた。

【課題を解決するための手段】本発明は、一方の基板側に封入されている液晶に、表示の対象にされている階調表示の電圧と対応する電圧を印加して、液晶の電圧表示を行なうように、面入力信号に対して非線形特性の光

【特許請求の範囲】

【請求項1】 一方の基板側に封入されている液晶に、表示の対象にされている階調表示の電圧と対応する電圧を印加して、液晶の電圧表示を行なう液晶表示装置における入力信号レベル補正型ガンマ補正回路であって、表示の対象にされているアナログ信号形態の階調表示を修正させる遅延回路と、前記の遅延回路によって遅延されたアナログ信号形態の階調表示を、その信号レベルが、アナログデジタル変換器の開口と対応している状態で、第1の可変利得増幅器を介してアナログデジタル変換器に供給されるように、前記のアナログ信号形態の階調表示が、予め定められた遅延の増幅率の内から選択された増幅率で、前記の第1の可変利得増幅器で増幅されるように制御する信号制御手段と、前記した第1の可変利得増幅器から出力されたアナログ信号形態の階調表示の電圧と、前記のアナログデジタル変換器から出力されたデジタル信号と、前記した第1の可変利得増幅器の増幅率の遅延情報と関連して定められた特定なガンマ補正特性によってガンマ補正を行なうデジタルガンマ補正部と、前記のデジタルガンマ補正部から出力されたデジタル信号をアナログ信号に変換するデジタルアナログ変換器と、前記のデジタルアナログ変換器から出力されたアナログ信号形態の階調表示を、前記した第1の可変利得増幅器によって増幅される以前の相対的な信号レベル関係を有する状態に戻して出力させるように増幅する第2の可変利得増幅器とを備えてなる液晶表示装置における入力信号レベル補正型ガンマ補正回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、液晶表示装置における入力信号レベル補正型ガンマ補正回路に関する。

【0002】

【従来の技術】一方の基板側に液晶を封入し、一方の基板上に共通電極を配置し、他方の基板上にはマトリクス状に配置された画素電極と、前記の画素電極に接続された記憶素子と、前記の記憶素子に信号を供給するために設けられた信号線と、前記の記憶素子を選択するためのアドレス線と、入力信号の電圧に对应して前記の記憶素子に電荷を蓄積して、前記の一方の基板側に封入された液晶に、表示の対象にされている階調表示の電圧と対応する電圧を印加して、液晶の電圧表示を行なうようにした液晶表示素子、その他、一方の基板側に封入されている液晶に、表示の対象にされている階調表示の電圧と対応する電圧を印加して、液晶の電圧表示を行なうようにした各種の構成要素の液晶表示素子における面入力信号に対する光出力特性は、例えば図3の(a)に例示されているように、非線形な特性を示すものになっている。

【0003】ところで、前記した図3の(a)に例示されているように、面入力信号に対して非線形特性の光

(19)日本国特許庁 (J P) (12) 公開特許公報 (A) (11)特許出願公開番号 特開平10-126648 (43)公開日 平成10年(1998)5月15日

(51)Int.Cl.	識別記号	F i
H 04 N 5/202	5 7 5	H 04 N 5/202
G 02 F 1/133		G 02 F 1/133
G 09 G 3/38		G 09 G 3/38
H 04 N 5/66		H 04 N 5/66

審査請求 未請求 請求項の数 1 F D (全 10 頁)

(21)出願番号 特開平8-299409
(22)出願日 平成8年(1996)10月23日
(71)出願人 000004629
日本ビクター株式会社
神奈川県横浜市神奈川区守屋町3丁目12番
地
(72)発明者 根岸 一郎
神奈川県横浜市神奈川区守屋町3丁目12番
地日本ビクター株式会社内
(74)代理人 井理士 今岡 孝生

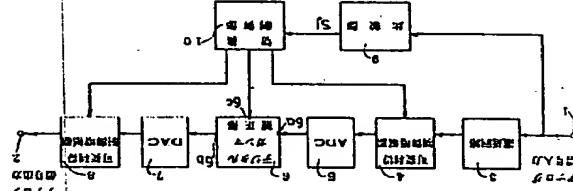
LC-D
と補正
通知型

(54)【発明の名称】 液晶表示装置における入力信号レベル補正型ガンマ補正回路

(57)【要約】

【課題】 少ないビット数での高精度で補正回路を提供する。

【解決手段】 遅延回路3から第1の可変利得増幅器4から供給された入力階調表示信号は、前記の増幅器4からAD変換器5に供給される階調表示信号が、AD変換器5の開口と対応する信号レベルを有する状態の階調表示信号となるように増幅される。AD変換器5でデジタル階調表示信号に変換される。AD変換器5の出力は、前記の増幅器4の増幅率と関連して定められた特定なガンマ補正特性によってガンマ補正を行なうデジタルガンマ補正部6で補正された後に、DA変換器7でアナログ信号に変換される。第2の可変利得増幅器8に供給される。前記した第1、第2の可変利得増幅器8に供給される階調表示信号は、互いに相対的な可変利得増幅率の関係を有する状態に帰して、DA変換器7から出力された階調表示信号を、増幅器4によって増幅される以前の相対的な信号レベル関係を有する状態に帰した状態で増幅器8から出力させる。



なり液晶表示装置における入力信号レベル適応ゲンブ正回路であって、前記の対応にされているアナログ信号形面の面像信号を遅延させる遅延回路と、前記の遅延回路によって遅延されたアナログ信号形面の面像信号と、その信号レベルが、アナログデジタル変換器の周りに対応している状態で、第1の可変利得制御増幅器を介してアナログデジタル変換器に供給されるように、前記のアナログ信号形面の面像信号が、予め定められた増幅の増幅度内から選択された増幅度で、前記の第1の可変利得制御増幅器で増幅されるように制御する信号制御手段と、前記した第1の可変利得制御増幅器から出力されたアナログ信号形面の面像信号を、デジタル信号に変換するアナログデジタル変換器と、前記のアナログデジタル変換器から出力されたデジタル信号を、前記した第1の可変利得制御増幅器の増幅度の選択情報と関連して定められた特定なゲンブ補正特性によってゲンブ補正を行なうデジタルゲンブ補正部と、前記のデジタル信号を補正部から出力されたデジタル信号をアナログ信号に変換するデジタルアナログ変換器と、前記のデジタル信号を、前記した第1の可変利得制御増幅器によって増幅される以前の相対的な信号レベル関係を有する状態で戻して出力させるように増幅する第2の可変利得制御増幅器とを備えてなる液晶表示装置における入力信号レベル適応ゲンブ補正回路を提供する。

[0007]

【発明の実施の形態】以下、添付図面を参照して本発明の液晶表示装置における入力信号レベル適応ゲンブ補正回路の具体的な内容を詳細に説明する。図1は本発明の液晶表示装置における入力信号レベル適応ゲンブ補正回路のブロック図であり、1はアナログ信号形面の面像信号の入力端子、2はゲンブ補正された状態のアナログ信号形面の面像信号の出力端子である。アナログ信号形面の面像信号の入力端子1に供給されたアナログ信号形面の面像信号は、遅延回路3と比較部9とに与えられる。前記の遅延回路3は、後述の切換制御部10から発生された制御信号によって入力信号レベル適応型ゲンブ補正回路の各構成部分が動作するまでの時間を調整するために設けられたものである。

[0008]そして、前記した遅延回路3からの出力信号は、第1の可変利得制御増幅器4に与えられる。前記の第1の可変利得制御増幅器4では、遅延回路3から供給されたアナログ信号形面の面像信号を、切換制御部10から第1の可変利得制御増幅器4に供給されている利得制御信号により、増幅度が可変制御された状態で増幅する。そして第1の可変利得制御増幅器4からアナログデジタル変換器5（例えば8ビット（2.56段階）のアナログデジタル変換器）に対して、その信号レベルがアナログデジタル変換器5の開口（アナログデジタル変換器5のアナログ入力電圧範囲）と対応している状態の

アナログ信号形面の面像信号として供給する。前記した遅延回路3による遅延時間は、アナログデジタル変換器及びデジタルアナログ変換器における変換バース（標準化周波数のバース）の周回（周回して設定すると、切換時に発生する可能性のある歪みを無視することができ）に、切換制御部10に供給される後述の信号S1に基づいて、前記した第1の可変利得制御増幅器4の増幅度を可変制御するに用いられる利得制御信号を発生させるとともに、比較部9から切換制御部10に供給される信号S1に基づいて、後述されている第2の可変利得制御増幅器8の増幅度を可変制御するに用いられる利得制御信号、及び後述のデジタルゲンブ補正部6の動作制御に用いられる制御信号などの各種の信号を、それぞれ、所定のタイミングで発生して、前記の各種の信号における所定のものを、第1の可変利得制御増幅器4、第2の可変利得制御増幅器8、デジタルゲンブ補正部6に供給する。

[0010]前記の比較部9では、アナログ信号形面の面像信号の入力端子1から、比較部9に供給されたアナログ信号形面の面像信号の信号レベルを抽出し、それと抽出された信号レベルと、前記した入力端子1に供給されているアナログ信号形面の面像信号の電圧範囲の最大値とを比較して、前記の抽出された信号レベルが、入力端子1に供給されているアナログ信号形面の面像信号の電圧範囲をN割（ただし、Nは2以上の自然数）に分割して設定されたN割の信号レベルの領域の内のどの信号レベルの領域に属するのかを判定し、その判定結果の信号S1を切換制御部10に供給する。なお、前記した入力端子1に供給されるアナログ信号形面の面像信号の電圧範囲の最大値（電子制御室における信号の受渡し電圧値）は、通常、予め規格値として定められていることは周知のとおりであり、前記した比較部9には、前記した入力端子1に供給されているアナログ信号形面の面像信号の電圧範囲の最大値の電圧値（予め規格値として既に知の電圧値）が、信号レベルの比較動作のために用いられる電圧値として、前記比較部9内に設定されている。

[0011]前記した比較部9では、既述のように、アナログ信号形面の面像信号の入力端子1から比較部9に供給されたアナログ信号形面の面像信号が、その面像信号の電圧範囲をN割（ただし、Nは2以上の自然数）に分割して設定したN割の信号レベルの領域の内のどの信号レベルの領域に属するのかを判定する動作を行なうのであるが、比較部9に設定されるべき前記したN割の信号レベル領域は、例えば、入力端子1に供給されているアナログ信号形面の面像信号の電圧範囲をN等分して、N割の信号レベル領域と等分されるようにしてもよいし、あるいは、入力端子1に供給されているアナログ信号形面の面像信号の電圧範囲を、等分ではない状態でN

割に分割して、N割の信号レベル領域を構成させるようにしてもよい。以下の明細書中の説明においては、前記した比較部9に設定するN割の信号レベル領域として、入力端子1に供給されているアナログ信号形面の面像信号の電圧範囲を4等分（ $N=4$ ）して、4個の信号レベル領域（最も低い信号レベルの領域を#1の信号レベル領域とし、信号レベルが高くなるにつれて、#2の信号レベル領域、#3の信号レベル領域、#4の信号レベル領域）を設定した場合について説明している。

[0012]入力端子1から比較部9に供給されたアナログ信号形面の面像信号は、比較部9において、入力端子1に供給されているアナログ信号形面の面像信号の電圧範囲の最大値の電圧値（予め規格値として既に知の電圧値）と比較されて、前記した入力端子1から比較部9に供給されたアナログ信号形面の面像信号の信号レベル領域、#4の信号レベル領域、すなわち、#1の信号レベル領域、#2の信号レベル領域、#3の信号レベル領域、#4の信号レベル領域の内の何れの信号レベル領域に属する面像信号であるのかについて判定されて、前記の判定結果を示す信号S1が比較部9から切換制御部10に供給される。

[0013]前記のように、入力端子1から比較部9に供給されたアナログ信号形面の面像信号は、4個の信号レベル領域、#1の信号レベル領域、#2の信号レベル領域、#3の信号レベル領域、#4の信号レベル領域の内の何れの信号レベル領域に属する面像信号であるのかについて判定して、前記の判定結果を示す信号S1を出力するための回路配として、例えば次のような構成のものを使用できる。すなわち、入力端子1に供給されているアナログ信号形面の面像信号の電圧範囲の最大値の電圧値（予め規格値として既に知の電圧値）をVボルトとしたときに、最も低い信号レベルの領域である#1の信号レベル領域に属する信号レベルの面像信号の判定は、比較部9に設定されているV/4ボルトの電圧値を閾値とする比較器を用いて、前記した閾値のV/4ボルト以下の信号レベル領域に属する信号レベルの面像信号を示す信号S1として用いる。

[0014]また、#2の信号レベル領域に属する信号レベルの面像信号の判定は、比較部9に設定されているV/4ボルトの電圧値を閾値とする比較器と、2V/4ボルトの電圧値を閾値とする比較器とを用いて、前記のV/4ボルトの閾値が供給されている比較器に、V/4ボルト以上の信号が供給されている場合に、その比較器から出力されている信号と、前記の2V/4ボルトの閾値が供給されている比較器に、前記した閾値の2V/4ボルト以下の信号が供給されている際に、その比較器から出力される信号との論理積が「1」の信号を、#2の信号レベル領域に属する信号レベルの面像信号を示す信号S1として用いる。さらに#3の信号レベル領域に属する

信号レベルの面像信号の判定は、比較部9に設定されている2V/4ボルトの電圧値を閾値とする比較器と、3V/4ボルトの電圧値を閾値とする比較器とを用いて、前記の2V/4ボルトの閾値が供給されている比較器に、2V/4ボルト以上の信号が供給されている場合に、その比較器から出力される信号と、前記の3V/4ボルトの閾値が供給されている比較器に、前記した閾値の3V/4ボルト以下の信号が供給されている場合に、その比較器から出力される信号との論理積が「1」の信号を、#3の信号レベル領域に属する信号レベルの面像信号を示す信号S1として用いる。

[0015]また最も高い信号レベルの領域である#4の信号レベル領域に属する信号レベルの面像信号の判定は、比較部9に設定されている3V/4ボルトの電圧値を閾値とする比較器と、Vボルトの電圧値を閾値とする比較器とを用いて、前記の3V/4ボルトの閾値が供給されている比較器に、3V/4ボルト以上の信号が供給されている場合に、その比較器から出力される信号と、前記のVボルトの閾値が供給されている比較器に、前記した閾値のVボルト以下の信号が供給されている場合に、その比較器から出力される信号との論理積が「1」の信号を、#4の信号レベル領域に属する信号レベルの面像信号を示す信号S1として用いる。

[0016]比較部9から切換制御部10に供給された前記の信号S1に基づいて、切換制御部10で発生された制御信号は、第1の可変利得制御増幅器4の増幅度を可変制御するに用いられる利得制御信号は、既述のように遅延回路3から第1の可変利得制御増幅器4に供給された面像信号を、図4の(a)中の#1の部分に示されているような#1の信号レベル領域に属する信号レベルの面像信号であった場合には、第1の可変利得制御増幅器4からアナログデジタル変換器5の開口（アナログデジタル変換器5のアナログ入力電圧範囲…図4の(d)中の領域に示すA〜Dの電圧範囲）と対応している信号レベルのアナログ信号形面の面像信号にさせるような増幅度で、前記した第1の可変利得制御増幅器4の増幅動作を行なわせることができる直電圧値とされている。

[0017]ところで、前記した図4の(a)中に示している曲線は、図3の(b)について既述した液晶表示素子のゲンブ補正を行なう際に使用される出力特性曲線と同一の出力特性を示す曲線である。また、図4の(a)〜(d)における領域のA〜Dは、アナログデジタル変換器5の開口（アナログデジタル変換器5のアナログ入力電圧範囲）を示している。また、図4の(a)〜(d)における領域のA〜Bは、デジタルアナログ変換器7のアナログ出力電圧範囲を示している。次に、既述した遅延回路3から第1の可変利得制御増幅器4に供給された面像信号が、図4の(a)中の#1、#2の部分に示されているような#1〜#2の信号レベル領域に属する信号レベルの面像信号であった場合に、比較部9

から切換制御部10に供給された前記の信号S_jに基づいて、切換制御部10で発生されて、前記した第1の可変利得増幅器4の増幅度を可変制御するのに用いられる利得制御信号は、第1の可変利得増幅器4からアナログデジタル変換器5の開口【アナログデジタル変換器5のアナログ入力電圧範囲】図4の(c)中の領域に示すA〜Dの電圧範囲と対応している信号レベルのアナログ信号形態の増幅信号にさせようとする増幅度で、前記した第1の可変利得増幅器4の増幅動作を行なわせることができる直流電圧とされている。

【0018】また、遅延回路3から第1の可変利得増幅器4に供給された増幅信号が、図4の(a)中の#1〜#3の部分に示されているような#1〜#3の信号レベル領域に属する信号レベルの増幅信号であった場合に、比較部9から切換制御部10に供給された前記の信号S_jに基づいて、切換制御部10で発生されて、前記した第1の可変利得増幅器4の増幅度を可変制御するのに用いられる利得制御信号は、第1の可変利得増幅器4からアナログデジタル変換器5の開口【アナログデジタル変換器5のアナログ入力電圧範囲】図4の(b)中の領域に示すA〜Dの電圧範囲と対応している信号レベルのアナログ信号形態の増幅信号にさせようとする増幅度で、前記した第1の可変利得増幅器4の増幅動作を行なわせることができる直流電圧とされている。

【0019】さらに、遅延回路3から第1の可変利得増幅器4に供給された増幅信号が、図4の(a)中の#1〜#4の部分に示されているような#1〜#4の信号レベル領域に属する信号レベルの増幅信号であった場合に、比較部9から切換制御部10に供給された前記の信号S_jに基づいて、切換制御部10で発生されて、前記した第1の可変利得増幅器4の増幅度を可変制御するのに用いられる利得制御信号は、第1の可変利得増幅器4からアナログデジタル変換器5の開口【アナログデジタル変換器5のアナログ入力電圧範囲】図4の(a)中の領域に示すA〜Dの電圧範囲と対応している信号レベルのアナログ信号形態の増幅信号にさせようとする増幅度で、前記した第1の可変利得増幅器4の増幅動作を行なわせることができる直流電圧とされている。

【0020】前記した第1の可変利得増幅器4から、信号レベルがアナログデジタル変換器5の開口と対応している状態のアナログ信号形態の増幅信号が供給されたアナログデジタル変換器5では、アナログデジタル変換動作を行なうて、出力されたデジタル増幅信号(デジタル増幅データ)をデジタル増幅データに供給する。デジタル増幅データは、前記したアナログデジタル変換器5からデジタル増幅データに供給されるデジタル増幅データと、切換制御部10からデジタル増幅データに供給される別の信号レベル領域を指

示する信号とによって、ガンマ補正されたデジタル画像データが抽出されている補正データROMから、所定のデジタル画像データを抽出し、それをデジタルアナログ変換器7に供給する。

【0021】前記したデジタルガンマ補正部6として、例えば図2の(a)、(b)に例示されているような構成要素のものが使用できる。図2の(a)に例示されているデジタルガンマ補正部6は、切換スイッチ11、12と、補正データROM13〜16とによって構成されており、また図2の(b)に例示されているデジタルガンマ補正部6は、補正データROM17によって構成されている。まず、図2の(a)に例示してあるデジタルガンマ補正部6における入力端子6aには、アナログデジタル変換器5から出力されたデジタル画像データ(デジタル画像データ)が供給されており、前記のデジタル増幅信号は切換スイッチ11の増幅信号に与えられる。

【0022】前記した切換スイッチ11の可動接点vと、後述する切換スイッチ12の可動接点vとは、既述した切換制御部10から供給されているデジタルガンマ補正部6の動作制御に用いられる制御信号により、固定接点a〜dの何れかに選択的に切換接続される。すなわち、切換制御部10からデジタルガンマ補正部6の切換スイッチ11、12に供給されている前記の制御信号は、アナログデジタル変換器5からデジタルガンマ補正部6の入力端子6aに供給されているデジタル増幅信号が、例えば既述した4個の信号レベル領域の内の#1の信号レベル領域に属するものであった場合には、可動接点vを固定接点aに接続させるように切換え、また、例えば既述した4個の信号レベル領域の内の#2の信号レベル領域に属するものであった場合には、可動接点vを固定接点bに接続させるように切換え、さらに例えば既述した4個の信号レベル領域の内の#3の信号レベル領域に属するものであった場合には、可動接点vを固定接点cに接続させるように切換え、さらに、例えば既述した4個の信号レベル領域の内の#4の信号レベル領域に属するものであった場合には、可動接点vを固定接点dに接続させるように切換え、

【0023】デジタルガンマ補正部6に設けられている補正データROM13〜16における補正データROM13は、前記した信号レベル領域の内の#1の信号レベル領域に属するデジタル増幅信号が、切換スイッチ11の可動接点vと固定接点aとを介してアドレス信号として与えられることにより、前記した信号レベル領域の内の#1の信号レベル領域のデジタル増幅信号に対して、図4の(d)に示されているような出力特性で示されるガンマ補正が施された状態のデジタル増幅信号が、前記した補正データROM13から抽出されて、それが切換スイッチ12の固定接点aと可動接点vとを介して出力端子6bに出力される。

【0024】また、デジタルガンマ補正部6中の補正デ

ータROM14は、前記した信号レベル領域の内の#2の信号レベル領域に属するデジタル増幅信号が、切換スイッチ11の可動接点vと固定接点bとを介してアドレス信号として与えられることにより、前記した信号レベル領域の内の#1〜#2の信号レベル領域のデジタル増幅信号に対して、図4の(c)に示されているような出力特性で示されるガンマ補正が施された状態のデジタル増幅信号が、前記した補正データROM14から抽出されて、それが切換スイッチ12の固定接点bと可動接点vとを介して出力端子6bに出力される。

【0025】さらに、デジタルガンマ補正部6中の補正データROM15は、前記した信号レベル領域の内の#1〜#3の信号レベル領域に属するデジタル増幅信号が、切換スイッチ11の可動接点vと固定接点cとを介してアドレス信号として与えられることにより、前記した信号レベル領域の内の#1〜#3の信号レベル領域のデジタル増幅信号に対して、図4の(b)に示されているような出力特性で示されるガンマ補正が施された状態のデジタル増幅信号が、前記した補正データROM15から抽出されて、それが切換スイッチ12の固定接点cと可動接点vとを介して出力端子6bに出力される。【0026】さらに、デジタルガンマ補正部6中の補正データROM16は、前記した信号レベル領域の内の#1〜#4の信号レベル領域に属するデジタル増幅信号が、切換スイッチ11の可動接点vと固定接点dとを介してアドレス信号として与えられることにより、前記した信号レベル領域の内の#1〜#4の信号レベル領域のデジタル増幅信号に対して、図4の(a)に示されているような出力特性で示されるガンマ補正が施された状態のデジタル増幅信号が、前記した補正データROM16から抽出されて、それが切換スイッチ12の固定接点dと可動接点vとを介して出力端子6bに出力される。

【0027】次に、図2の(b)のデジタルガンマ補正部6について説明する。図2の(b)のデジタルガンマ補正部6の出力端子6aには、アナログデジタル変換器5から出力された8ビットのデジタル増幅信号(デジタル増幅データ)がアドレス信号として供給されており、また、入力端子6cには、既述した切換制御部10からデジタルガンマ補正部6の動作制御に用いられる2ビットの制御信号がアドレス信号として供給されている。前記した入力端子6cに供給された2ビットの制御信号は、4個の補正データROM17〜23、補正データROM17〜24、補正データROM17〜23、補正データROM17〜24の内の特定の1個の補正データROMを選択するために用いられる。

【0028】デジタルガンマ補正部6に設けられている4個の補正データROM17〜21、補正データROM17〜22、補正データROM17〜23、補正データROM17〜24における補正データROM17〜21には、既述

した信号レベル領域の内の#1の信号レベル領域に属するデジタル増幅信号に対して、図4の(d)に示されているような出力特性で示されるガンマ補正が施された状態のデジタル増幅信号が記録されており、また、補正データROM17〜22には、既述した信号レベル領域の内の#1〜#2の信号レベル領域に属するデジタル増幅信号に対して、図4の(c)に示されているような出力特性で示されるガンマ補正が施された状態のデジタル増幅信号が記録されており、さらに、補正データROM17〜23には、既述した信号レベル領域の内の#1〜#3の信号レベル領域に属するデジタル増幅信号に対して、図4の(b)に示されているような出力特性で示されるガンマ補正が施された状態のデジタル増幅信号が記録されており、さらに、補正データROM17〜24には、既述した信号レベル領域の内の#1〜#4の信号レベル領域に属するデジタル増幅信号に対して、図4の(a)に示されているような出力特性で示されるガンマ補正が施された状態のデジタル増幅信号が記録されている。

【0029】そして、アナログデジタル変換器5からデジタルガンマ補正部6に供給されたデジタル増幅信号が、信号レベル領域の内の#1の信号レベル領域のデジタル増幅信号の場合には、前記した入力端子6cに供給される2ビットの制御信号によるアドレス信号によって、補正データROM17〜21が選択され、図4の(d)に示されているような出力特性で示されるガンマ補正が施された状態のデジタル増幅信号が、前記した補正データROM17〜21から抽出されて出力端子6bに出力される。また、アナログデジタル変換器5からデジタルガンマ補正部6に供給されたデジタル増幅信号が、信号レベル領域の内の#1〜#2の信号レベル領域のデジタル増幅信号の場合には、前記した入力端子6cに供給される2ビットの制御信号によるアドレス信号によって、補正データROM17〜22が選択され、図4の(d)に示されているような出力特性で示されるガンマ補正が施された状態のデジタル増幅信号が、前記した補正データROM17〜22から抽出されて出力端子6bに出力される。

【0030】さらに、アナログデジタル変換器5からデジタルガンマ補正部6に供給されたデジタル増幅信号が、信号レベル領域の内の#1〜#3の信号レベル領域のデジタル増幅信号の場合には、前記した入力端子6cに供給される2ビットの制御信号によるアドレス信号によって、補正データROM17〜23が選択され、図4の(d)に示されているような出力特性で示されるガンマ補正が施された状態のデジタル増幅信号が、前記した補正データROM17〜23から抽出されて出力端子6bに出力される。さらに、アナログデジタル変換器5からデジタルガンマ補正部6に供給されたデジタル増幅信号が、信号レベル領域の内の#1〜#4の信号レベル

前記のデジタル面信号の場合には、前記した入力端子6cに供給される2ビットの制御信号によるアドレス信号によって、前記データROM17で4が選択され、図4の(a)に示されているような出力特性で示されるガンバ補正が施された状態のデジタル面信号が、前記した補正データROM17で4から取出されて出力端子6bに出力される。

[0031] 前記のデジタルガンバ補正部6から出力されたデジタル面信号が供給されるデジタルアナログ変換器7 [例えば8ビット (256階度) のデジタルアナログ変換器] では、ガンバ補正が施された状態のデジタル面信号をデジタルアナログ変換して、アナログ信号形態の面信号を出力する。前記のデジタルアナログ変換器7から出力されたアナログ信号形態の面信号は、第2の可変利得増幅器8に供給される。そして、前記の第2の可変利得増幅器8は、切込制御部10から供給されている利得制御信号によって増幅度が制御されるのであるが、前記した第2の可変利得増幅器8における増幅度の可変制御の態様と、アナログデジタル変換器5の入力側に設けられていた既述の第1の可変利得増幅器4における増幅度の可変制御の態様とは、互いに相補的な可変制御の態様である。として説明できるようにする。

[0032] 前記した第1の可変利得増幅器4における増幅度の可変制御の態様と、第2の可変利得増幅器8における増幅度の可変制御の態様とが互いに相補的な可変制御の態様である、という点を具体的に説明すると次のとおりである。既述した4個の信号レベル領域の内の信号レベル領域#1に属するデジタル面信号に対する第1の可変利得増幅器4の増幅度は4/1とされ、また、信号レベル領域#2に属するデジタル面信号に対する第1の可変利得増幅器4の増幅度は4/2とされ、信号レベル領域#3に属するデジタル面信号に対する第1の可変利得増幅器4の増幅度は4/3とされ、また、信号レベル領域#4に属するデジタル面信号に対する第1の可変利得増幅器4の増幅度は4/4とされ、また、信号レベル領域#1に属するデジタル面信号に対する第2の可変利得増幅器8の増幅度は1/4とされ、また、信号レベル領域#2に属するデジタル面信号に対する第2の可変利得増幅器8の増幅度は2/4とされ、信号レベル領域#3に属するデジタル面信号に対する第2の可変利得増幅器8の増幅度は3/4とされ、また、信号レベル領域#4に属するデジタル面信号に対する第2の可変利得増幅器8の増幅度は4/4とされ、とされるのである。

[0033] すなわち、既述したアナログデジタル変換器5の入力側に設けられている第1の可変利得増幅器4は、それに供給されたアナログ信号形態の入力面

信号の信号レベルが、予め定められた数値 (例例では4個) の信号レベル領域の内のどの信号レベル領域に属しているかに応じて、それぞれ定められた利得制御信号が切込制御部10から第1の可変利得増幅器4に供給されることにより、第1の可変利得増幅器4から例えば8ビットのアナログデジタル変換器5に供給されるアナログ信号形態の面信号が、常に、アナログデジタル変換器5の開口 [図4の(a) ~ (d) における横軸のAからDまでの電圧範囲] と対応する信号レベルを有するアナログ信号形態の面信号となるように、前記した予め定められた数値 (例例では4個) の信号レベル領域毎にそれぞれ異なる特定な増幅度で増幅するよう動作を行っていたのに対し、ガンバ補正が施された状態のデジタル面信号をデジタルアナログ変換して、アナログ信号形態の面信号として、例えば8ビットのデジタルアナログ変換器7から出力されたアナログ信号形態の面信号が供給される第2の可変利得増幅器8では、それに供給されたアナログ信号形態の面信号が、前記した第1の可変利得増幅器4に供給された、もとの入力信号が有していた信号レベルの態様に逆変された状態の信号として出力されるように、既述の予め定められた数値の信号レベル領域の内のどの信号レベル領域に属しているかに応じて、それぞれ定められた利得制御信号が切込制御部10から第2の可変利得増幅器8に供給されて、前記した予め定められた数値の信号レベル領域毎にそれぞれ異なる特定な増幅度で増幅するよう動作を行なうのである。前記のように、アナログデジタル変換器4とデジタルアナログ変換器8として、それぞれ8ビットのアナログデジタル変換器と8ビットのデジタルアナログ変換器とを用いた場合には、信号処理の効率にされる面信号が4個の信号レベル領域に分割された状態で、ガンバ補正動作が施されると、等面的に10ビットの精度でのガンバ補正動作が行なわれることになる。

[0034] これまでに記述した点について、図4の(a) ~ (d) を参照して具体的に説明すると、次のとおりである。まず、逐次回路3から第1の可変利得増幅器4に供給されたアナログ信号形態の入力面信号が、予め定められた数値 (例例では4個) の信号レベル領域の内の#1 ~ #4の信号レベル領域にわたる信号レベルのものであった場合には、第1の可変利得増幅器4からアナログデジタル変換器5に供給されるアナログ信号形態の面信号が、図4の(a) の横軸のAからDまでの電圧範囲として示してある、アナログデジタル変換器5の開口と対応する信号レベルを有するアナログ信号形態の面信号とさせるような増幅度で第1の可変利得増幅器4で増幅されてから、アナログデジタル変換器5でデジタル面信号に変換される。

[0035] 次いで、前記のデジタル面信号に對して、デジタルガンバ補正部6で図4の(a) 中における

曲線A-G-F-Eで示されるような変換特性によるガンバ補正が行なわれてから、前記のガンバ補正が施された状態のデジタル面信号は、デジタルアナログ変換器7でアナログ信号に変換される。前記したデジタルアナログ変換器7から出力されるアナログ信号の出力電圧範囲は、図4の(a) ~ (d) における横軸のAからBまでの電圧範囲で示されている。前記したデジタルアナログ変換器7から出力されたアナログ信号は、可変利得増幅器8によって所定の増幅度で出力端子6bに出力される。

[0036] 次に、逐次回路3から第1の可変利得増幅器4に供給されたアナログ信号形態の入力面信号が、予め定められた数値 (例例では4個) の信号レベル領域の内の#1 ~ #3の信号レベル領域にわたる信号レベルのものであった場合には、第1の可変利得増幅器4からアナログデジタル変換器5に供給されるアナログ信号形態の面信号が、図4の(b) の横軸のAからDまでの電圧範囲として示してある、アナログデジタル変換器5の開口と対応する信号レベルを有するアナログ信号形態の面信号とさせるような増幅度で第1の可変利得増幅器4で増幅されてから、アナログデジタル変換器5でデジタル面信号に変換される。

[0037] アナログデジタル変換器5から出力されたデジタル面信号に對して、図4の(b) 中の曲線A-E [図4の(a) 中の曲線A-G-F-Eが4/3倍されている] で示されるような変換特性によるガンバ補正が、デジタルガンバ補正部6で行なわれてから、前記のガンバ補正が施された状態のデジタル面信号は、デジタルアナログ変換器7でアナログ信号に変換される。前記したデジタルアナログ変換器7から出力されるアナログ信号の出力電圧範囲は、図4の(a) ~ (d) における横軸のAからBまでの電圧範囲で示されている。前記したデジタルアナログ変換器7から出力されたアナログ信号は、図4の(b) 中のEが図4の(a) 中のEの位置とされるような状態となるようにして第2の可変利得増幅器8により増幅されて出力端子6bに出力される。

[0038] 次に、逐次回路3から第1の可変利得増幅器4に供給されたアナログ信号形態の入力面信号が、予め定められた数値 (例例では4個) の信号レベル領域の内の#1 ~ #2の信号レベル領域にわたる信号レベルのものであった場合には、第1の可変利得増幅器4からアナログデジタル変換器5に供給されるアナログ信号形態の面信号が、図4の(c) の横軸のAからDまでの電圧範囲として示してある、アナログデジタル変換器5の開口と対応する信号レベルを有するアナログ信号形態の面信号とさせるような増幅度で第1の可変利得増幅器4で増幅されてから、アナログデジタル変換器5でデジタル面信号に変換される。

[0039] アナログデジタル変換器6から出力された

(i)

デジタル面信号に對して、図4の(c) 中の曲線A-F [図4の(a) 中の曲線A-G-Fが4/2倍されている] で示されるような変換特性によるガンバ補正が、デジタルガンバ補正部6で行なわれてから、前記のガンバ補正が施された状態のデジタル面信号は、デジタルアナログ変換器7でアナログ信号に変換される。前記したデジタルアナログ変換器7から出力されるアナログ信号の出力電圧範囲は、図4の(a) ~ (d) における横軸のAからBまでの電圧範囲で示されている。前記したデジタルアナログ変換器7から出力されたアナログ信号は、図4の(c) 中のFが図4の(a) 中のFの位置とされるような状態となるようにして第2の可変利得増幅器8により増幅されて出力端子6bに出力される。

[0040] 次に、逐次回路3から第1の可変利得増幅器4に供給されたアナログ信号形態の入力面信号が、予め定められた数値 (例例では4個) の信号レベル領域の内の#1の信号レベル領域にわたる信号レベルのものであった場合には、第1の可変利得増幅器4からアナログデジタル変換器5に供給されるアナログ信号形態の面信号が、図4の(d) の横軸のAからDまでの電圧範囲として示してある、アナログデジタル変換器5の開口と対応する信号レベルを有するアナログ信号形態の面信号とさせるような増幅度で第1の可変利得増幅器4で増幅されてから、アナログデジタル変換器5でデジタル面信号に変換される。

[0041] アナログデジタル変換器5から出力されたデジタル面信号に對して、図4の(c) 中の曲線A-G [図4の(a) 中の曲線A-Gが4/1倍されている] で示されるような変換特性によるガンバ補正が、デジタルガンバ補正部6で行なわれてから、前記のガンバ補正が施された状態のデジタル面信号は、デジタルアナログ変換器7でアナログ信号に変換される。前記したデジタルアナログ変換器7から出力されるアナログ信号の出力電圧範囲は、図4の(a) ~ (d) における横軸のAからBまでの電圧範囲で示されている。前記したデジタルアナログ変換器7から出力されたアナログ信号は、図4の(c) 中のGが図4の(a) 中のGの位置とされるような状態となるようにして第2の可変利得増幅器8により増幅されて出力端子6bに出力される。

[0042] 前記のように、第1の可変利得増幅器4と第2の可変利得増幅器8、及びデジタルガンバ補正部6などの各構成部分が、切込制御部10から前記の各構成部分に個別に供給されている信号によって、既述のように制御されることにより、前記の各構成部分において信号処理の効率にされる信号部分は、それぞれ正しく信号処理されるように選択された状態として信号処理されるのである。

[0043]

[発明の効果] 以上、詳細に説明したところから明らかなように本発明の液晶表示装置における入力信号レベル

THIS PAGE BLANK (USPTO)